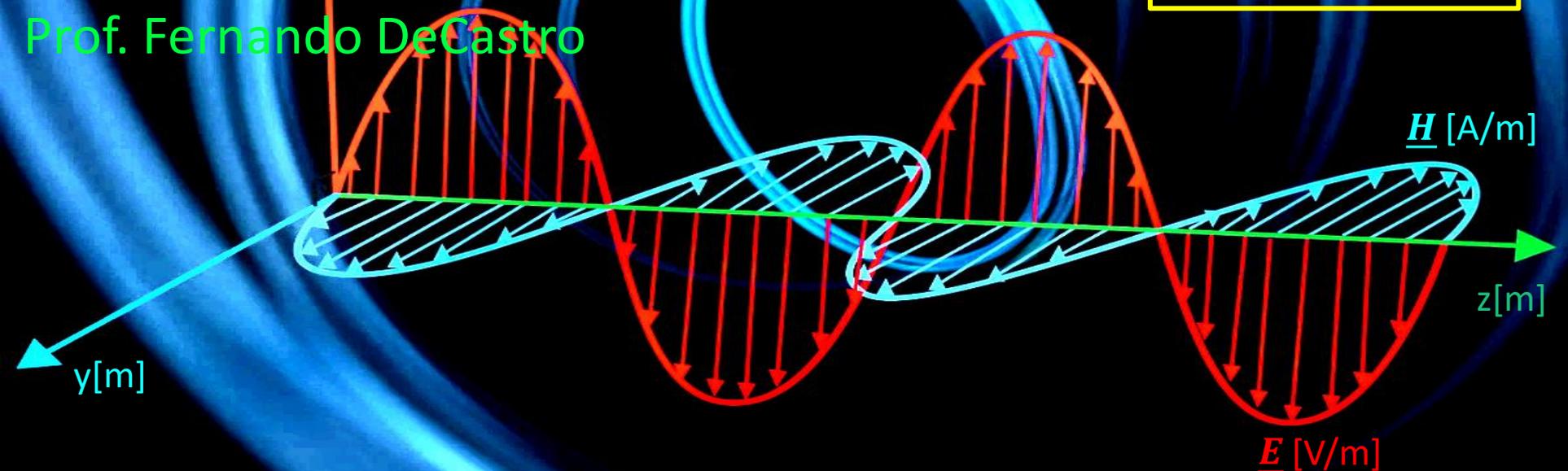




Homework 3 referente às aulas do Capítulo VI de
“Ondas e Linhas de Transmissão – UFSM00258”,
aulas disponibilizadas em
<http://www.fccdecastro.com.br/download.html>

Departamento de Eletrônica e Computação
Centro de Tecnologia
UFSM00258 – Ondas e Linhas de Transmissão
Prof. Fernando DeCastro

A solução deste homework deve ser enviada por e-mail em 12/07.



Homework 3

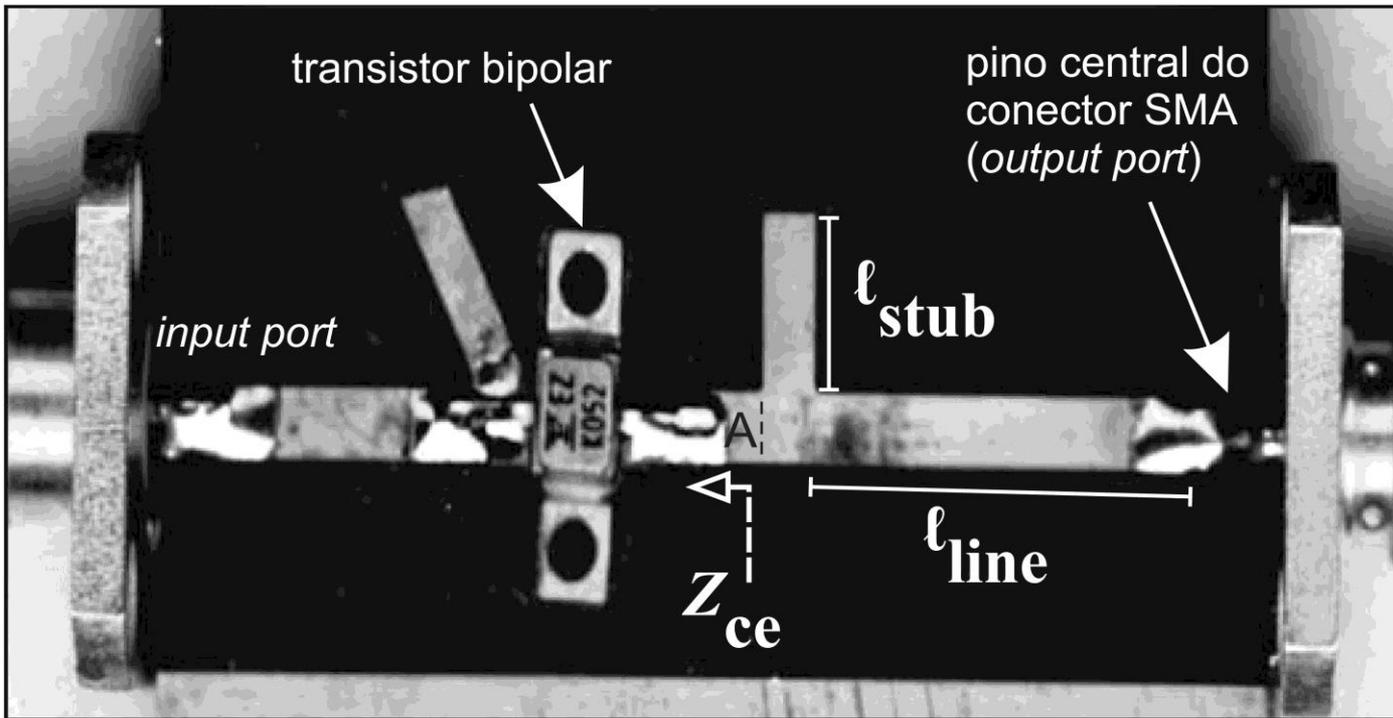


Figura 1: Amplificador de microondas com transistor bipolar e detalhe do acoplador de impedâncias no *output port*.

A Figura 1 ao lado mostra um amplificador de microondas implementado com um transistor bipolar na configuração emissor comum. A impedância “vista” (medida) à esquerda da interface A da Figura 1 (linha tracejada), no prolongamento do terminal “coletor” do transistor, é $Z_{ce}=5-j10$ [Ω] na frequência de operação $f_{op}=2.4$ [GHz]. Nesta figura encontra-se detalhado o acoplador de impedâncias entre os terminais “coletor”-“emissor” do transistor e o *output port* do amplificador.

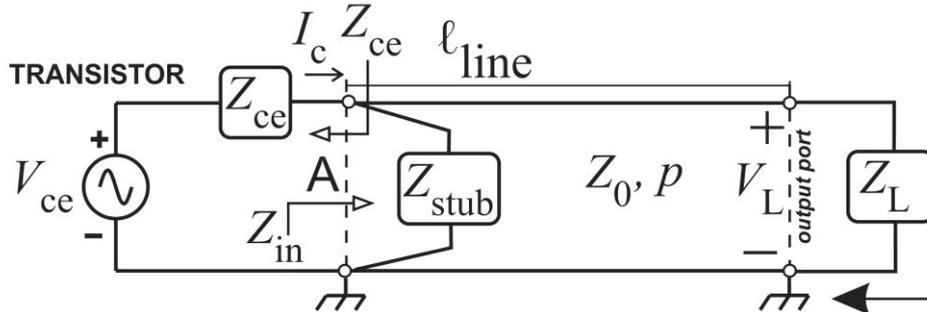


Figura 2: Circuito elétrico equivalente do acoplador no *output port* do amplificador mostrado na Figura 1.

O acoplador é constituído pela *microstrip line* de comprimento ℓ_{line} em paralelo com um *open shunt stub* de comprimento ℓ_{stub} , conforme mostra a Figura 1. A saída do acoplador é soldada ao pino central do conector SMA no *output port*.

O terminal “emissor” do transistor e o terminal ground dos conectores SMA são soldados à face inferior da placa de circuito impresso. A impedância de carga $Z_L=40+j20$ [Ω], externa ao amplificador, é conectada ao SMA do output port. As perdas ôhmicas e dielétricas são desprezíveis tanto na *microstrip line* como no *stub* na frequência de operação f_{op} .

Homework 3

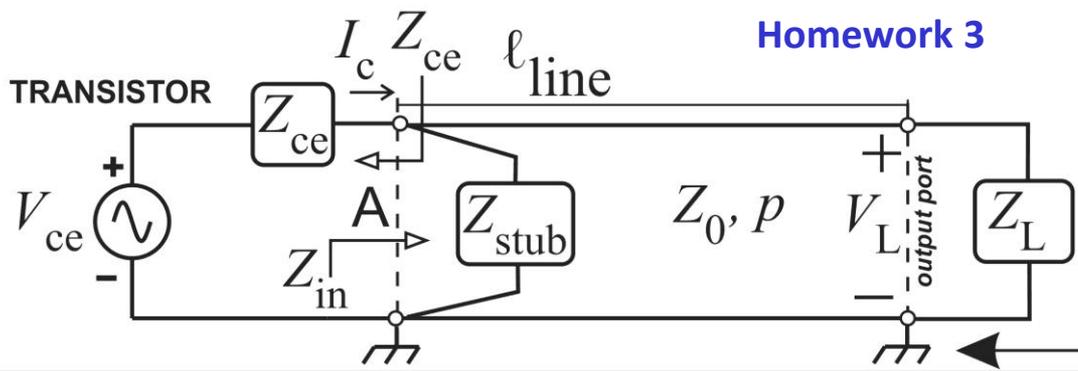
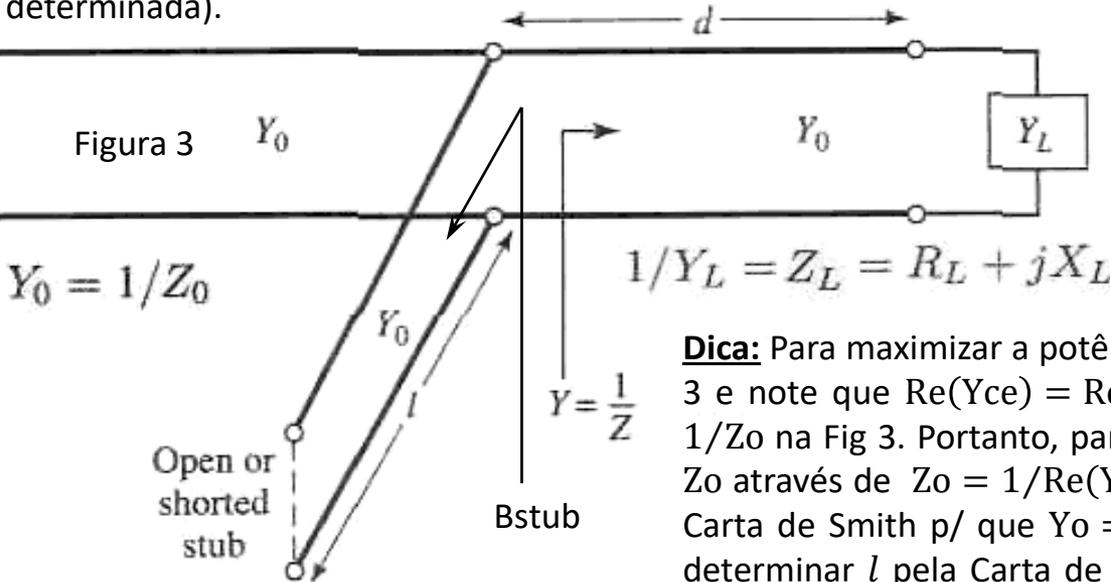


Figura 2: Circuito elétrico equivalente do acoplador no *output port* do amplificador mostrado na Figura 1.

ground soldado à face inferior da placa de circuito impresso

A Figura 2 mostra o circuito elétrico equivalente do acoplador. O gerador senoidal de impedância interna Z_{ce} e com amplitude instantânea máxima $V_{ce} = 2.0$ [Vpk] e fase 60° a terminais abertos é o equivalente de Thévenin que representa o circuito de coletor do transistor na frequência de operação f_{op} . A interface A na Figura 2 (linha tracejada) corresponde à interface A na Figura 1. A impedância Z_{in} é a impedância “vista” à direita da interface A e que resulta do paralelo da impedância de entrada da *microstrip line* com a impedância Z_{stub} do *open shunt stub*.

Tanto a *microstrip line* como o *stub* apresentam fator de velocidade $p = 0.71$ e impedância característica Z_0 (a ser determinada).



A Figura 3 detalha o equivalente elétrico do acoplador de impedâncias entre os terminais “coletor”-“emissor” do transistor e o *output port* do amplificador. O acoplador é constituído pela *microstrip line* de comprimento $d = \ell_{line}$ em paralelo com o *open stub* de comprimento $l = \ell_{stub}$ (compare a Figura 3 com a Figura 2).

Dica: Para maximizar a potência entregue à carga Z_L , compare a Fig 2 com a Fig 3 e note que $\text{Re}(Y_{ce}) = \text{Re}(1/Z_{ce})$ na Fig 2 precisa ser equivalente a $Y_0 = 1/Z_0$ na Fig 3. Portanto, para determinar Z_0 , faz-se $Y_0 = \text{Re}(Y_{ce})$ e obtém-se Z_0 através de $Z_0 = 1/\text{Re}(Y_{ce})$, onde $Y_{ce} = 1/Z_{ce}$. Daí d é determinado pela Carta de Smith $p/$ que $Y_0 = \text{Re}(Y_{ce})$. Para que isto seja válido é necessário determinar l pela Carta de Smith de modo que a susceptância B_{stub} do *stub* cancele a soma das susceptâncias $\text{Im}(Y_{ce}) + \text{Im}(Y)$, onde Y é a admitância de entrada da *microstrip line* conforme mostra a Fig 3.

Homework 3

Pede-se (somente responder ao item (a)):

(a) Utilizando a Carta de Smith e com base no diagrama da Figura 3, determine o tamanho d da *microstrip line* e o tamanho l do *open shunt stub* de modo a maximizar a potência entregue à impedância de carga Z_L na frequência de operação f_{op} .

Para a condição operacional de máxima transferência de potência obtida em (a), pede-se:

(b) Determine a amplitude instantânea máxima e a fase em graus da tensão V_L medida no *output port*.

(c) Determine a potência entregue à impedância de carga Z_L .

(d) Determine a amplitude instantânea máxima e a fase em graus da corrente I_c (ver Figura 2) drenada do circuito de coletor do transistor. Note que I_c é a corrente AC na frequência de operação f_{op} , não tendo relação direta com a corrente DC de polarização do transistor.

Respostas:

(a) $d = 18.2$ [mm] $l = 27.0$ [mm] (solução alternativa: $d = 35.0$ [mm] $l = 31.9$ [mm])

(b) $V_L = 3.16e^{j80.7^\circ}$ [$V_{(pk)}$]

(c) $P_L = 100$ [mW]

(d) $V_L = 200e^{j60.0^\circ}$ [$mA_{(pk)}$]

Nota: A solução analítica deste *homework* (i.e., a solução via software sem usar a Carta de Smith) é implementada no *script* Mathcad “OLT_2023-1_HW3.xmcd” disponível em https://www.fccdecastro.com.br/ZIP/OLT_2023-1_HW3.zip.